

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 11 月 11 日 (11.11.2004)

PCT

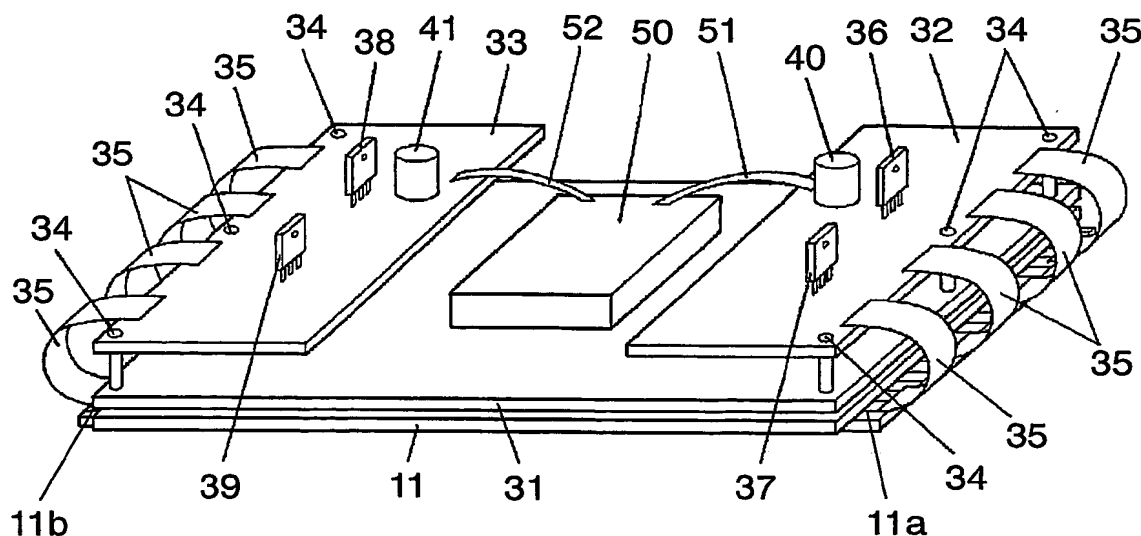
(10) 国際公開番号
WO 2004/097780 A1

- (51) 国際特許分類⁷: G09G 3/28, H01G 4/12, H01L 25/07
- (21) 国際出願番号: PCT/JP2004/006072
- (22) 国際出願日: 2004 年 4 月 27 日 (27.04.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-124200 2003 年 4 月 28 日 (28.04.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中谷 敏邦 (NAKATANI, Toshikuni). 伊藤 幸治 (ITO, Yukiharu).
- (74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1006 番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

[続葉有]

(54) Title: PLASMA DISPLAY DEVICE

(54) 発明の名称: プラズマディスプレイ装置



(57) Abstract: A plasma display device includes sustain circuit boards (32, 33) where switching elements (36 to 39) to supply a drive current to a panel (11) are provided. On the sustain circuit boards (32, 33), a first wiring pattern for causing the drive current to flow and a second wiring pattern for causing the drive current to flow in the reverse direction to the direction in which the drive current flows in the first wiring pattern are so formed as to face each other. Such a structure reduces in the parasitic inductance, resulting in reduced ringing of the panel voltage waveform.

(57) 要約: パネル (11) に駆動電流を供給するスイッチング素子 (36) ~ スwitching素子 (39) を備えたサステイン回路基板 (32)、(33) を有し、前記サステイン回路基板 (32)、(33) に、前記駆動電流を流すための第 1 の配線パターンと、この第 1 の配線パターンに対向するように形成されかつ前記第 1 の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第 2 の配線パターンとを配設する。このような構成により、寄生インダクタンスが低減され、パネルの電圧波形のリングングが低減されたプラズマディスプレイ装置を提供する。

WO 2004/097780 A1



IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

プラズマディスプレイ装置

5 技術分野

本発明は、テレビジョン受像機およびコンピュータ端末等の画像表示に用いられるプラズマディスプレイ装置に関する。

背景技術

- 10 近年、プラズマディスプレイ装置は、視認性に優れた表示パネル（薄型表示デバイス）として注目されており、高精細化および大画面化が進められている。

このプラズマディスプレイ装置には、大別して、駆動的にはAC型とDC型があり、放電形式では面放電型と対向放電型の2種類ある。高精細化、大画面化および製造の簡便性から、現状では、AC型で面放電型のプラズマディスプレイ装置が主流を占めるようになってきている。

- 15 このようなプラズマディスプレイ装置においては、透明な一対のガラス基板を対向配置し、これらのガラス基板間に放電空間が形成されるようにする。また、このガラス基板に電極群を配置したプラズマディスプレイパネル（以下パネルという）と、このパネルを保持するシャーシ部材と、このシャーシ部材に取り付けられパネルに信号を印加して表示を行う表示駆動回路ブロックとでパネルモジュールを構成する。そして、このパネルモジュールを筐体で覆うことにより完成品
- 20 としている。

- まず、プラズマディスプレイ装置における表示パネルの構造について、図8を用いて説明する。図8に示すように、ガラス基板などの透明な前面側の基板1上
- 25 には、走査電極と維持電極とで対をなすストライプ状の表示電極2が複数列形成される。さらに、その電極群を覆うように誘電体層3が形成され、その誘電体層3上には保護膜4が形成されている。

また、前面側の基板1に対向配置される背面側の基板5上には、走査電極及び維持電極の表示電極2と交差するように、オーバーコート層6で覆われた複数列

のストライプ状のアドレス電極 7 が形成されている。このアドレス電極 7 間のオーバーコート層 6 上には、アドレス電極 7 と平行に複数の隔壁 8 が配置され、この隔壁 8 間の側面およびオーバーコート層 6 の表面に蛍光体層 9 が設けられている。

- 5 これらの基板 1 と基板 5 とは、走査電極および維持電極の表示電極 2 とアドレス電極 7 とがほぼ直交するように、微小な放電空間を挟んで対向配置されるとともに、周囲が封止される。放電空間には、ヘリウム、ネオン、アルゴン、キセノンのうちの一種または混合ガスが放電ガスとして封入されている。また、放電空間は、隔壁 8 によって複数の区画に仕切ることにより、表示電極 2 とアドレス電
- 10 極 7 との交点が位置する複数の放電セルが設けられ、その各放電セルには、赤色、緑色及び青色となるように蛍光体層 9 が一色ずつ順次配置されている。

- 図 9 にこのパネルの電極配列を示す。図 9 に示すように走査電極および維持電極とアドレス電極とは、M 行×N 列のマトリックス構成である。行方向には M 行の走査電極 S C N 1 ～ S C N M および維持電極 S U S 1 ～ S U S M が配列され、
- 15 列方向には N 列のアドレス電極 D 1 ～ D N が配列されている。

- このような電極構成のパネルにおいては、アドレス電極と走査電極の間に書き込みパルスが印加されることにより、アドレス電極と走査電極の間でアドレス放電が行なわれ、放電セルが選択される。そして、走査電極と維持電極との間に、交互に反転する周期的な維持パルスが印加されることにより、走査電極と維持電極との間で維持放電が行なわれ、所定の表示がなされる。
- 20

- 図 10 は、このようなパネルを用いたプラズマディスプレイ装置において、主要回路基板の配置構造を示している。また、図 12 は、このプラズマディスプレイ装置の電氣的等価回路を示す回路図である。図 10 に示すように、パネル 11 は、機械的強度を高めるため、支持基板 12 に接着されている。そして、図 12
- 25 に示されたパネル 11 の一方の走査電極群 11 a には、フレキシブル接続基板 13 を介してサステイン回路基板 14 が接続され、他方の維持電極群 11 b にはフレキシブル接続基板 13 を介してサステイン回路基板 15 が接続されている。

サステイン回路基板 14 にはパネル 11 を駆動するためのスイッチング素子 16、17 およびパルス電流供給源としての平滑コンデンサ 18 が実装されている。

また前記サステイン回路基板 1 5 にはパネル 1 1 を駆動するためのスイッチング素子 1 9、2 0 およびパルス電流供給源としての平滑コンデンサ 2 1 が実装されている。

5 また、サステイン回路基板 1 4、1 5 は、それぞれ導電性支持具 2 2 を介して導電性基板 2 3 に機械的に取り付けられると共に、電氣的に接続されている。さらに、サステイン回路基板 1 4、1 5 は、電源回路 2 4 に配線部材 2 5、2 6 を介して接続されており、その電源回路 2 4 からサステイン回路基板 1 4、1 5 に電圧が供給される。

10 このプラズマディスプレイ装置においては、サステイン回路基板 1 4 とサステイン回路基板 1 5 から交互にサステインパルスが出力され、図 1 1 に示すように走査電極群と維持電極群にサステインパルスが印加されて、パネル 1 1 に駆動電流が供給される。

なお、上述した技術は、特許第 2 8 0 7 6 7 2 号公報に記載されている。

15 ところで、上記従来のプラズマディスプレイ装置においては、図 1 2 に示すような経路で駆動電流が流れる。期間 t_1 は、走査電極群 1 1 a にサステインパルスを印加する期間である。駆動電流は、平滑コンデンサ 1 8 のプラス側電極からスイッチング素子 1 6 を経てパネル 1 1 に流れ込む。さらに、この駆動電流はパネル 1 1 からスイッチング素子 2 0 を経て、導電性基板 2 3 を通り、もとの平滑コンデンサ 1 8 のマイナス側電極に入ってもどる。

20 期間 t_2 は、維持電極群 1 1 b にサステインパルスを印加する期間である。駆動電流は、平滑コンデンサ 2 1 のプラス側電極からスイッチング素子 1 9 を経てパネル 1 1 に流れ込む。さらに、この駆動電流はパネル 1 1 からスイッチング素子 1 7 を経て、導電性基板 2 3 を通り、もとの平滑コンデンサ 2 1 のマイナス側電極に入ってもどる。なお、図 1 2 において、容量性成分 C がパネル 1 1 の各放電セルに存在し、寄生インダクタンス $L_1 \sim L_{15}$ が、各部に存在する。

25 しかし、図 1 2 に示すように、パネル 1 1 とサステイン回路基板 1 4、1 5、導電性基板 2 3 から構成される電流経路には、寄生インダクタンス $L_1 \sim L_{15}$ が存在する。よって、パネル 1 1 のサステイン動作において、 di/dt の大きい駆動電流が流れると、図 1 1 に示すように駆動電流が流れる瞬間に、パネル 1

1の電極群に印加される電圧波形に大きなリングングが生じる。このため、パネル11に印加される電圧が下がり、パネル11の動作電圧マージンが狭くなるという課題があった。

5 発明の開示

本発明は、プラズマディスプレイ装置の寄生インダクタンスを低減して、パネルの電圧波形のリングングを低減するものである。

10 本発明のプラズマディスプレイ装置は、パネルに駆動電流を供給するスイッチング素子を備えた回路基板を有し、この回路基板に、駆動電流を流すための第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ第1の配線パターンに流れる方向とは逆方向に駆動電流を流す第2の配線パターンとを配設したことを特徴とする。

図面の簡単な説明

15 図1は本発明の一実施の形態によるプラズマディスプレイ装置の要部構造を示す斜視図である。

図2は本発明のプラズマディスプレイ装置のサステイン回路基板に形成する配線パターンを示す平面図である。

20 図3は本発明のプラズマディスプレイ装置の別のサステイン回路基板に形成する配線パターンを示す平面図である。

図4は本発明のプラズマディスプレイ装置の駆動波形図である。

図5は本発明のプラズマディスプレイ装置の電氣的等価回路を示す回路図である。

25 図6は本発明の他の実施の形態によるプラズマディスプレイ装置の要部構造を示す斜視図である。

図7は本発明の他の実施の形態によるプラズマディスプレイ装置の電氣的等価回路を示す回路図である。

図8は従来のプラズマディスプレイパネルを示す斜視図である。

図9は従来の電気配線図である。

図10は従来のプラズマディスプレイ装置を示す斜視図である。

図11は従来のプラズマディスプレイ装置の駆動波形図である。

図12は従来のプラズマディスプレイ装置の電氣的等価回路を示す回路図である。

5

発明を実施するための最良の形態

以下、本発明の一実施の形態によるプラズマディスプレイ装置について、図1～図7の図面を参照しながら説明する。

図1は本発明の一実施の形態によるプラズマディスプレイ装置において、回路
10 基板の配置構造を示す図である。

パネル11は、導電性基板であるアルミニウムなどからなるシャーシ部材31に熱伝導性部材を介して接着することにより保持されている。

サステイン回路基板32、33は、シャーシ部材31にビスなどの導電性支持
15 具34により取り付けられ、パネル11の走査電極群11a、維持電極群11bに配線基板としての複数のフレキシブル接続基板35を介して接続されている。
また、このサステイン回路基板32、33には、それぞれパネル11を駆動するためのMOSFETなどからなるスイッチング素子36～39と、パルス電流供給源としてのコンデンサである平滑コンデンサ40、41が実装されて配設されている。

20 図2は本発明のプラズマディスプレイ装置のサステイン回路基板に形成する配線パターンを示す平面図である。

サステイン回路基板32は、図2Aに示すように、スイッチング素子36、37や平滑コンデンサ40の実装面側に、パネル11の電極に接続したフレキシブル接続基板35が接続される第1の配線パターン42を形成する。また、図2B
25 に示すように、反対の裏面側に、この第1の配線パターン42に対向するように第2の配線パターン43を形成している。さらに、図2Aでは実装面側に平滑コンデンサ40とスイッチング素子36とを接続する第3の配線パターン44を形成し、図2Bに示す反対の裏面側には、この第3の配線パターン44に対向する

ように第2の配線パターン43と一体に第4の配線パターン45を形成している。また、サステイン回路基板32の配線パターン43は、サステイン回路基板32をシャーシ部材31に取り付けるビスにより、シャーシ部材31に接地されている。

5 図3は本発明のプラズマディスプレイ装置の別のサステイン回路基板に形成する配線パターンを示す平面図である。

サステイン回路基板33は、図3Aに示すように、スイッチング素子38、39や平滑コンデンサ41の実装面側に、前記パネル11の電極に接続したフレキシブル接続基板35が接続される第1の配線パターン46を形成する。また、図
10 3Bに示すように、反対の裏面側に、この第1の配線パターン46に対向するように第2の配線パターン47を形成している。さらに、図3Aでは実装面側に平滑コンデンサ41とスイッチング素子38とを接続する第3の配線パターン48を形成し、図3Bに示す反対の裏面側には、この第3の配線パターン48に対向するように第2の配線パターン47と一体に第4の配線パターン49を形成して
15 いる。また、サステイン回路基板33の配線パターン47は、サステイン回路基板33をシャーシ部材31に取り付けるビスにより、シャーシ部材31に接地されている。

図1に示す電源回路50は、サステイン回路基板32、33に電圧を供給し、配線部材51、52を介して前記サステイン回路基板32、33に接続されている。
20

図4は本発明のプラズマディスプレイ装置の駆動波形図である。

このようなプラズマディスプレイ装置において、図4に示すように、サステイン回路基板32とサステイン回路基板33から交互にサステインパルスが出力され、走査電極群と維持電極群にサステインパルスが印加され、パネル11に駆動
25 電流が供給される。この駆動電流はパルス状波形であり、大きな di/dt を持つ。42インチサイズのパネルを例にすると、駆動電流の di/dt は109A/s程度まで達する。

図5は本発明のプラズマディスプレイ装置の電氣的等価回路を示す回路図である。本実施の形態によるプラズマディスプレイ装置の駆動電流の経路について図

5を用いて説明する。

期間 t_1 は、走査電極群 11a にサステインパルス印加する期間である。プラズマディスプレイ装置の駆動電流は、平滑コンデンサ 40 のプラス側電極から寄生インダクタンス L_{44} を有するサステイン回路基板 32 の配線パターン 44 上を通り、スイッチング素子 36 へ入る。さらに、駆動電流は、スイッチング素子 36 から寄生インダクタンス L_{42} を有するサステイン回路基板 32 の配線パターン 42 上を通り、寄生インダクタンス L_{35} を有するフレキシブル接続基板 35 を経て、電極群の寄生インダクタンス L_{11} 及びセル群の容量性成分 C を有するパネル 11 に流れ込む。次に、この駆動電流は、パネル 11 から寄生インダクタンス L_{35} を有するフレキシブル接続基板 35 を経て、寄生インダクタンス L_{46} を有するサステイン回路基板 33 の配線パターン 46 上を通り、スイッチング素子 39 に入る。さらに、この駆動電流は、スイッチング素子 39 から寄生インダクタンス L_{47} を有するサステイン回路基板 33 の配線パターン 47 上を通り、寄生インダクタンス L_{34} を有するビスなどの導電性支持具 34 を介して寄生インダクタンス L_{31} を有するシャーシ部材 31 へ流れ込む。次に、この駆動電流は、シャーシ部材 31 から寄生インダクタンス L_{34} を有する導電性支持具 34 を経て、寄生インダクタンス L_{43} を有するサステイン回路基板 32 の配線パターン 43 上を通り、最後に寄生インダクタンス L_{45} を有するサステイン回路基板 32 の配線パターン 45 上を通って、もとの平滑コンデンサ 40 のマイナス側電極へもどる。このような多数の寄生インダクタンスが存在している経路を通り、プラズマ装置の駆動電流は一巡する。

ここで、サステイン回路基板 32 には、図 2 に示すように、部品実装面に平滑コンデンサ 40 からスイッチング素子 36 までの配線パターン 44 と、スイッチング素子 36 からフレキシブル接続基板 35 までの配線パターン 42 とが形成され、反対側のはんだ面に前記配線パターン 42、44 に対向する個所に導電性支持具 34 から平滑コンデンサ 40 までの配線パターン 43、45 が形成されている。また、フレキシブル接続基板 35 を介してパネル 11 を接続する個所と、導電性支持具 34 を介してシャーシ部材 31 を接続する個所とがサステイン回路基板 32 の同じ端部に形成されている。

この構成により配線パターン44の寄生インダクタンス L_{44} と、配線パターン45の寄生インダクタンス L_{45} に互いに逆方向の駆動電流 I_1 、 I_2 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{44} と L_{45} は等価的に小さくなる。また、配線パターン42の寄生インダクタンス L_{42} と、配線パターン43の寄生インダクタンス L_{43} にも互いに逆方向の駆動電流 I_1 、 I_2 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{42} と L_{43} は等価的に小さくなる。

また、サステイン回路基板33には、図3に示すように、部品実装面に平滑コンデンサ41からスイッチング素子38までの配線パターン48と、スイッチング素子38からフレキシブル接続基板35までの配線パターン46とが形成される。反対側のはんだ面に前記配線パターン46、48に対向する個所に導電性支持具34から平滑コンデンサ41までの配線パターン47、49が形成されている。また、フレキシブル接続基板35を介してパネル11を接続する個所と、導電性支持具34を介してシャーシ部材31を接続する個所とがサステイン回路基板33の同じ端部に形成されている。

この構成により配線パターン46の寄生インダクタンス L_{46} と、配線パターン47の寄生インダクタンス L_{47} に互いに逆方向の駆動電流 I_3 、 I_4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{46} と L_{47} は等価的に小さくなる。

同様に、期間 t_2 は、維持電極群11bにサステインパルス印加する期間である。プラズマ装置の駆動電流は、平滑コンデンサ41のプラス側電極から寄生インダクタンス L_{48} を有するサステイン回路基板33の配線パターン48上を通り、スイッチング素子38へ入る。さらに、駆動電流は、スイッチング素子38から寄生インダクタンス L_{46} を有するサステイン回路基板33の配線パターン46上を通り、寄生インダクタンス L_{35} を有するフレキシブル接続基板35を経て、電極群の寄生インダクタンス L_{11} 及びセル群の容量性成分 C を有するパネル11に流れ込む。次に、この駆動電流は、パネル11から寄生インダクタンス L_{35} を有するフレキシブル接続基板35を経て、寄生インダクタンス L_{42} を有するサステイン回路基板32の配線パターン42上を通り、スイッチング

素子 37 に入る。さらに、この駆動電流は、スイッチング素子 37 から寄生インダクタンス L_{43} を有するサステイン回路基板 32 の配線パターン 43 上を通り、寄生インダクタンス L_{34} を有するビスなどの導電性支持具 34 を介して寄生インダクタンス L_{31} を有するシャーシ部材 31 へ流れ込む。次に、この駆動電流は、シャーシ部材 31 から寄生インダクタンス L_{34} を有する導電性支持具 34 を経て、寄生インダクタンス L_{47} を有するサステイン回路基板 33 の配線パターン 47 上を通り、最後に寄生インダクタンス L_{49} を有するサステイン回路基板 33 の配線パターン 49 上を通って、もとの平滑コンデンサ 41 のマイナス側電極へもどる。

- 10 この駆動電流経路にも多数の寄生インダクタンスが存在しているが、ここでも上述のように寄生インダクタンスによる影響を減少させることができる。

すなわち、サステイン回路基板 33 の部品面には、平滑コンデンサ 41 からスイッチング素子 38 までの配線パターン 48 とスイッチング素子 38 からフレキシブル接続基板 35 までの配線パターン 46 が形成されている。また、はんだ面には前記配線パターン 46、48 に対向する個所に導電性支持具 34 から平滑コンデンサ 41 までの配線パターン 47、49 が形成されている。そして、フレキシブル接続基板 35 を介してパネル 11 を接続する個所と導電性支持具 34 を介してシャーシ部材 31 を接続する個所が、サステイン回路基板 33 の同じ端部に形成されている。

- 20 これにより、配線パターン 48 の寄生インダクタンス L_{48} と配線パターン 49 の寄生インダクタンス L_{49} に、互いに逆方向の駆動電流 I_3 、 I_4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{48} と L_{49} は等価的に小さくなる。また、配線パターン 46 の寄生インダクタンス L_{46} と配線パターン 47 の寄生インダクタンス L_{47} にも、互いに逆方向の駆動電流 I_3 、 I_4 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{46} と L_{47} は等価的に小さくなる。

また、サステイン回路基板 32 の部品実装面には、フレキシブル接続基板 35 からスイッチング素子 37 までの配線パターン 42 が形成されている。また、はんだ面には前記配線パターン 42 に対向する個所にスイッチング素子 37 から導

電性支持具 3 4 までの配線パターン 4 3 が形成されている。そして、フレキシブル接続基板 3 5 を介してパネル 1 1 を接続する個所と導電性支持具 3 4 を介してシャーシ部材 3 1 に接続する個所が、サステイン回路基板 3 2 の同じ端部に形成されている。

5 これにより、図 2 に示すように、配線パターン 4 2 の寄生インダクタンス L_{42} と配線パターン 4 3 の寄生インダクタンス L_{43} に、互いに逆方向の駆動電流 I_5 、 I_6 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{42} と L_{43} は等価的に小さくなる。したがって、サステイン回路基板 3 2、3 3 の寄生インダクタンスは著しく減少する。

10 なお、サステイン回路基板 3 3 では、配線パターン 4 6 の寄生インダクタンス L_{46} と配線パターン 4 7 の寄生インダクタンス L_{47} には、互いに逆方向で流れる駆動電流 I_7 、 I_8 が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{46} と L_{47} は等価的に小さくなる。

15 さらに、図 5 において、パネル 1 1 の内部の維持電極群に近接してシャーシ部材 3 1 が設けられている。図 4 に示す t_1 、 t_2 の各期間において、パネル 1 1 の電極群の寄生インダクタンス L_{11} とシャーシ部材 3 1 の寄生インダクタンス L_{31} に、互いに逆方向の駆動電流が近接して流れ、負の相互インダクタンスを形成するので、寄生インダクタンス L_{11} と L_{31} は等価的に小さくなる。したがって、パネル 1 1 の電極群の寄生インダクタンス L_{11} およびシャーシ部材 3
20 1 の寄生インダクタンス L_{31} は著しく減少する。

25 以上説明したように、寄生インダクタンス L_{44} と L_{45} 、 L_{42} と L_{43} 、 L_{48} と L_{49} 、 L_{46} と L_{47} 、 L_{11} と L_{31} はそれぞれ互いに負の相互インダクタンスを形成し、駆動電流経路の寄生インダクタンスは著しく減少する。したがって di/dt の大きい駆動電流が流れても、パネル 1 1 の電極群に印加される電圧波形のリンギングを小さく抑えることができる。

具体的な例を説明すると、4.2 インチサイズのパネルの場合、従来の装置ではリンギングが約 50 V あった。しかし、本発明において、回路基板に 1.6 mm の絶縁層厚みをもつ両面基板を用い、パネルの内部に付設された電極群とシャーシ部材との間隔を 5 mm とした場合、走査電極群及び維持電極群の電圧に生じる

リングングは、約20Vにまで低減される。

なお、図2、図3の例では、回路基板の表裏に形成される配線パターンを、ほぼ同じ形状で形成して対向させた場合を示した。しかし、配線パターンの形状はこれに限ったものではなく、異なった形状の配線パターンの一部分が対向している
5 てもよい。

例えば、配線パターン43や47が半田面全面を覆う形状をしている場合、配線パターン43、47を流れる駆動電流は、部品面の配線パターン42、44または配線パターン46、48と対向している部分を流れるので、本実施の形態と同様の効果が得られる。なお、これらの配線パターンは、負の相互インダクタン
10 スを形成して電流経路のインピーダンスが最も低くなっている。

また、本実施の形態では、導電性支持具を回路基板のフレキシブル接続基板のある端部にだけ設けた場合を示したが、同時に回路基板のフレキシブル接続基板から遠い端部にも導電性支持具を設けても良い。このような場合にも回路基板と導電性基板との間を流れる駆動電流の大部分は、回路基板の配線パターン間およ
15 びパネルとシャーシ部材との間において負の相互インダクタン스를形成しやすい経路を流れる。すなわち、駆動電流はフレキシブル接続基板のある端部に設けた導電性支持具へと流れるので、本実施の形態と同様の効果が得られる。

図6、図7に本発明の他の実施の形態によるプラズマディスプレイ装置を示している。この図6、図7に示す実施の形態においては、2層構造の配線パターンを有するフレキシブル接続基板53を用いている。フレキシブル接続基板53に
20 設けた一方の配線パターン54は、パネル11の電極とサステイン回路基板32、33の配線パターン42、46とを接続している。また、他方の配線パターン55は、サステイン回路基板32、33の配線パターン43、47をシャーシ部材31に接地するものである。

この構成により、図7に示すように、フレキシブル接続基板53の1層目の配線パターン54と2層目の配線パターン55に逆方向の駆動電流が流れ、負の相互インダクタン스를形成する。よって、フレキシブル接続基板53の1層目の寄生インダクタンスL54と2層目の寄生インダクタンスL55は等価的に小さくなり、パネル11の電極群に印加される電圧波形のリングングをさらに小さく抑
25

えることができる。42インチサイズのパネルで実験した結果によれば、本実施の形態の構成とすることにより、走査電極群及び維持電極群の電圧に生じるリングングが約15Vにまで低減される。

5 産業上の利用可能性

以上のように、本発明によれば、回路基板の寄生インダクタンスが小さくなりパネルに印加される電圧波形のリングングが低減され、パネルの動作電圧マージンが改善される。よって、本発明のプラズマディスプレイ装置は、テレビジョン受像機およびコンピュータ端末等の画像表示に用いられる。

請 求 の 範 囲

1. プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板を有し、前記回路基板に、前記駆動電流を流すための第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設したことを特徴とするプラズマディスプレイ装置。

5
- 10 2. プラズマディスプレイパネルを保持する導電性基板と、この導電性基板に接地されかつ前記プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板とを有し、前記回路基板に、前記プラズマディスプレイパネルとスイッチング素子とを接続する第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設したことを特徴とするプラズマディスプレイ装置。

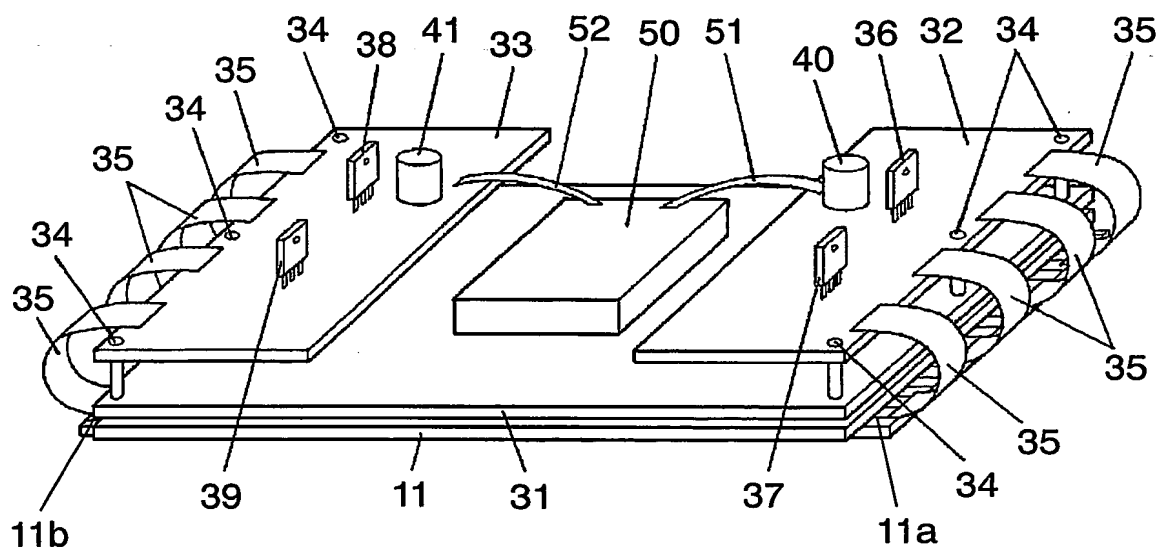
15
- 20 3. プラズマディスプレイパネルを保持する導電性基板と、この導電性基板に取り付けられかつ前記プラズマディスプレイパネルに駆動電流を供給するスイッチング素子を備えた回路基板と、この回路基板と前記パネルの電極とを接続する複数の配線基板とを有し、前記回路基板に、前記プラズマディスプレイパネルとスイッチング素子とを接続する第1の配線パターンと、この第1の配線パターンに対向するように形成されかつ前記導電性基板とスイッチング素子とを接続すると共に前記第1の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第2の配線パターンとを配設し、かつ前記配線基板に前記回路基板を導電性基板に接地するための配線パターンを配設したことを特徴とするプラズマディスプレイ装置。

25

4. 回路基板にスイッチング素子に接続されるコンデンサを設け、かつ前記回路基板に、前記コンデンサとスイッチング素子とを接続する第3の配線パターンと、この第3の配線パターンに対向するように形成されかつ前記導電性基板とコンデンサとを接続すると共に前記第3の配線パターンに流れる方向とは逆方向に前記駆動電流を流す第4の配線パターンとを配設した請求項2または3に記載のプラズマディスプレイ装置。
5. プラズマディスプレイパネルに流れる駆動電流と導電性基板に流れる駆動電流の向きが逆方向となるように構成したことを特徴とする請求項2または3に記載のプラズマディスプレイ装置。

1/11

FIG. 1



2/11

FIG. 2A

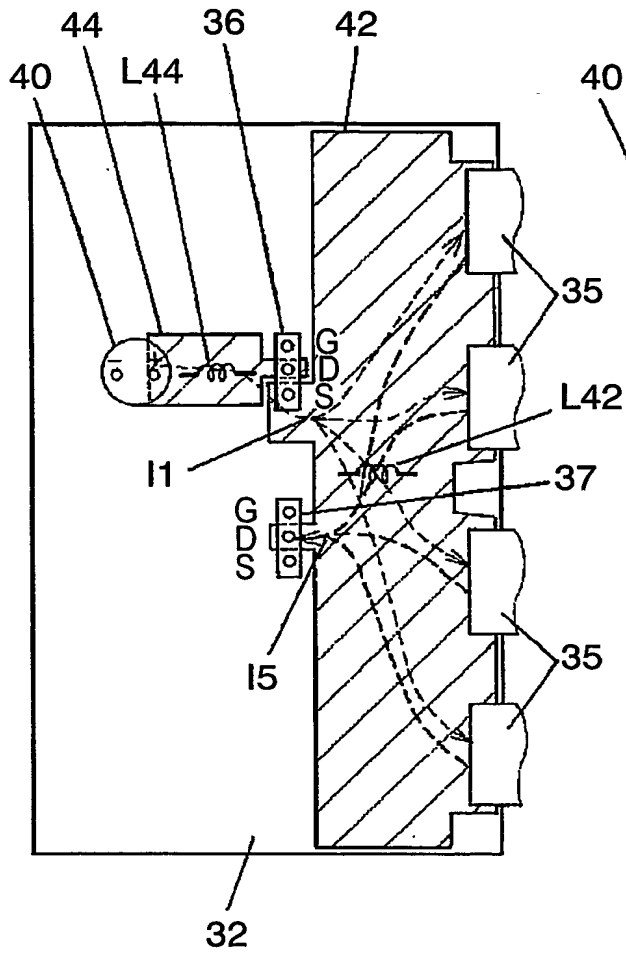


FIG. 2B

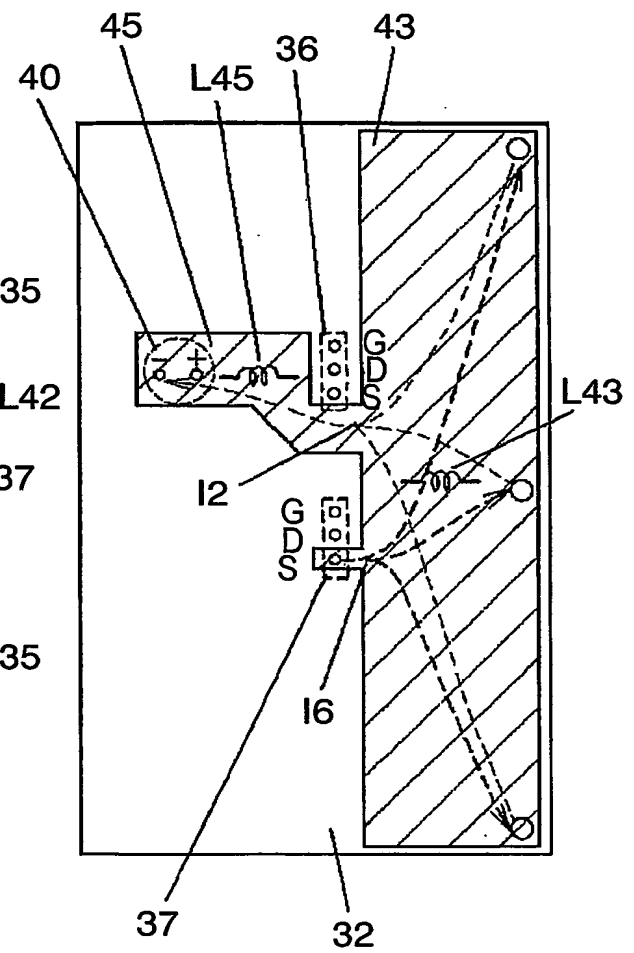


FIG. 3A

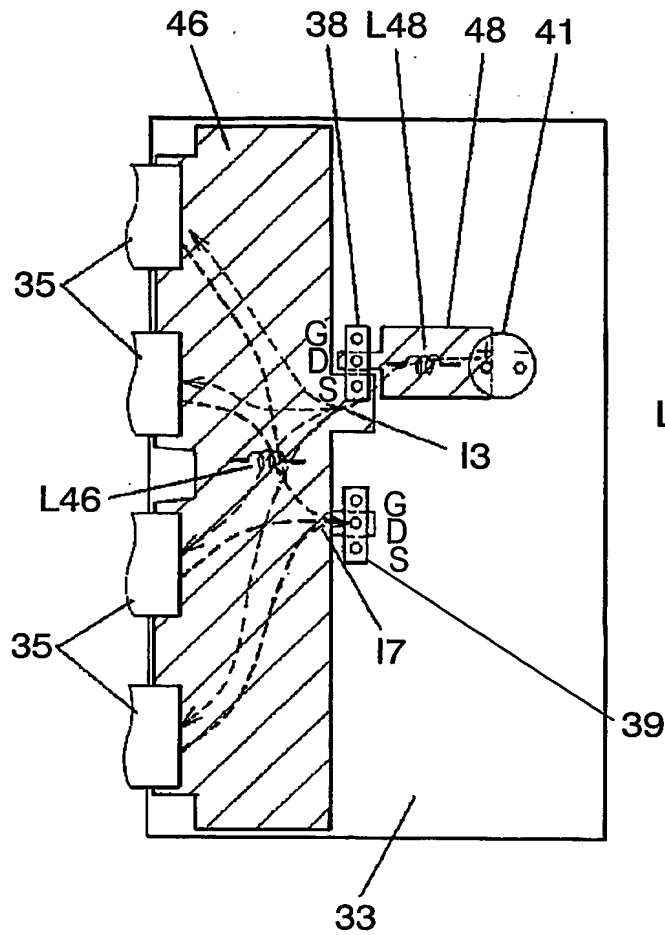
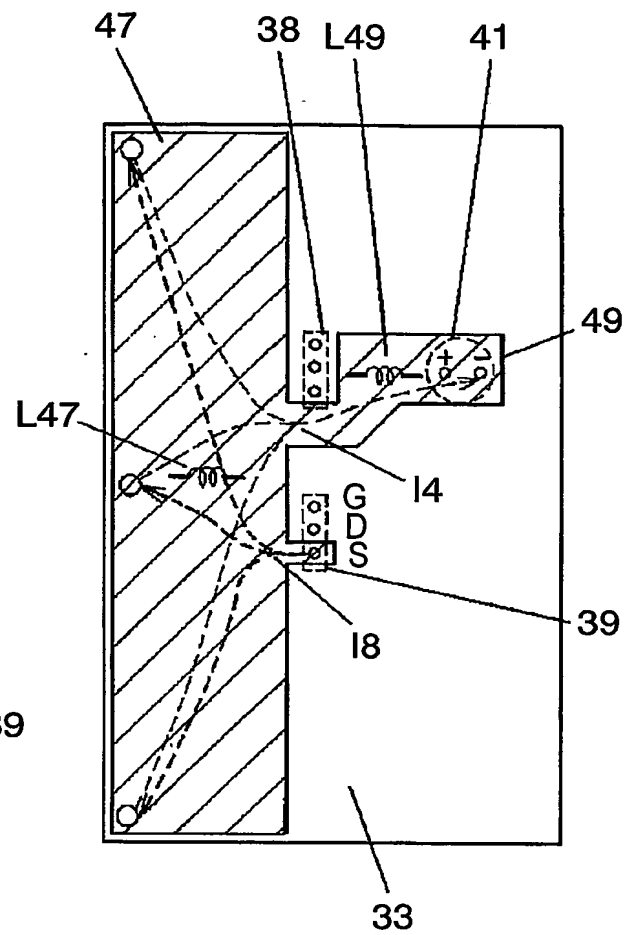
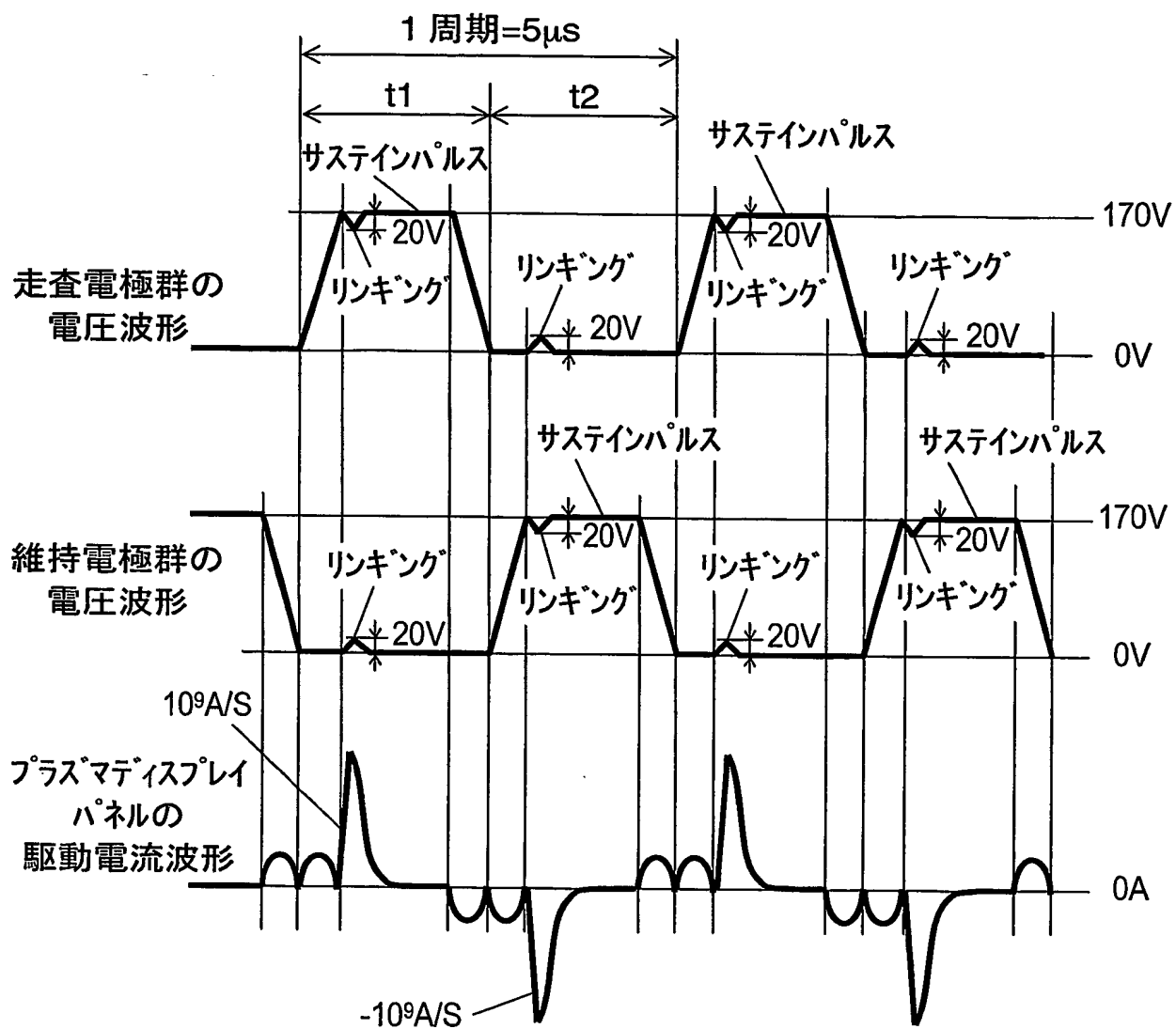


FIG. 3B



4/11

FIG. 4



5/11

FIG. 5

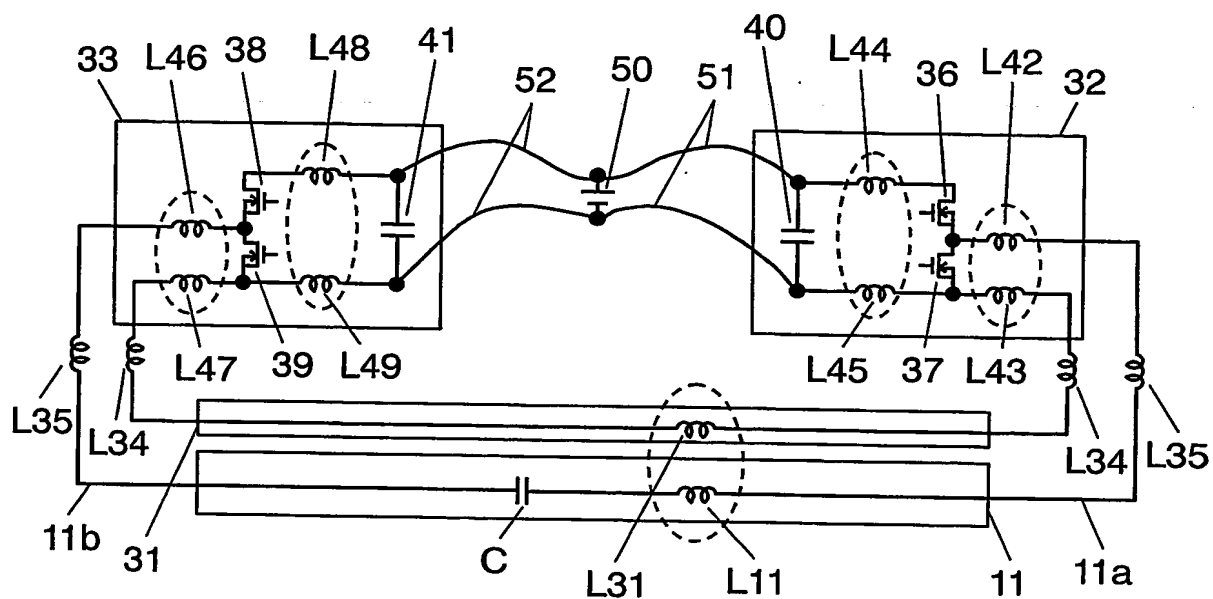
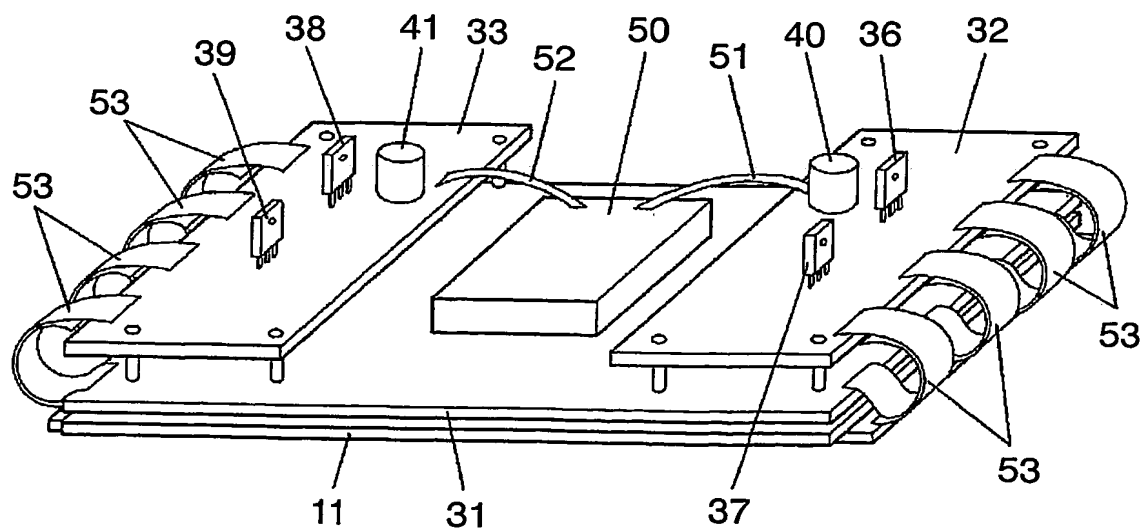
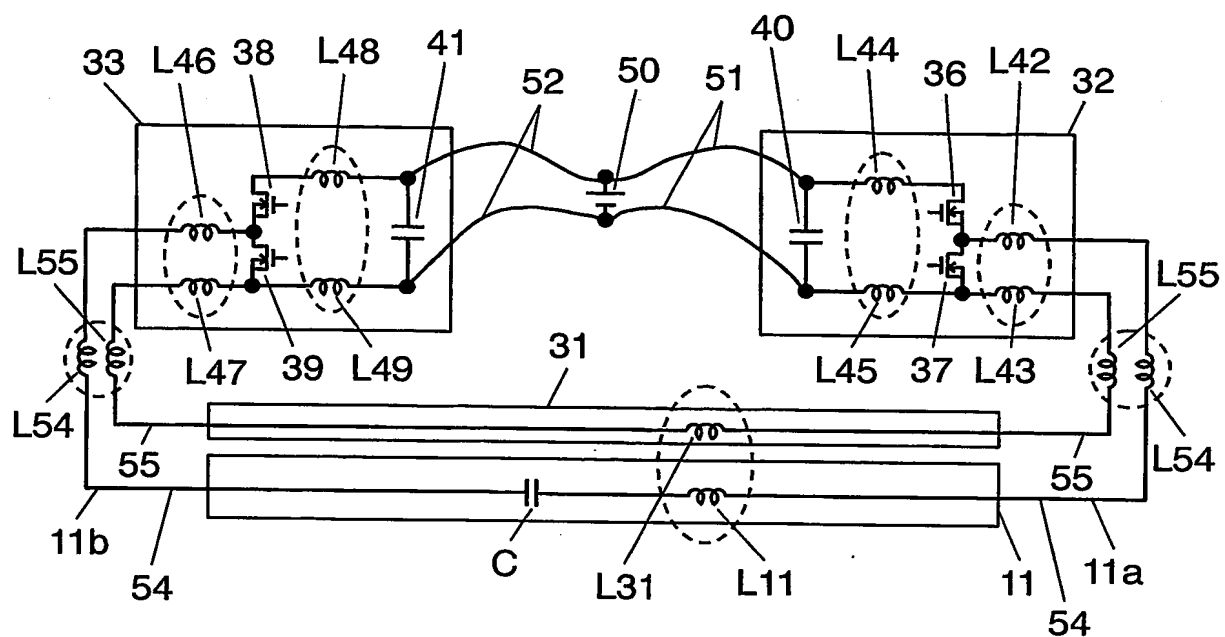


FIG. 6



6/11

FIG. 7



7/11

FIG. 8

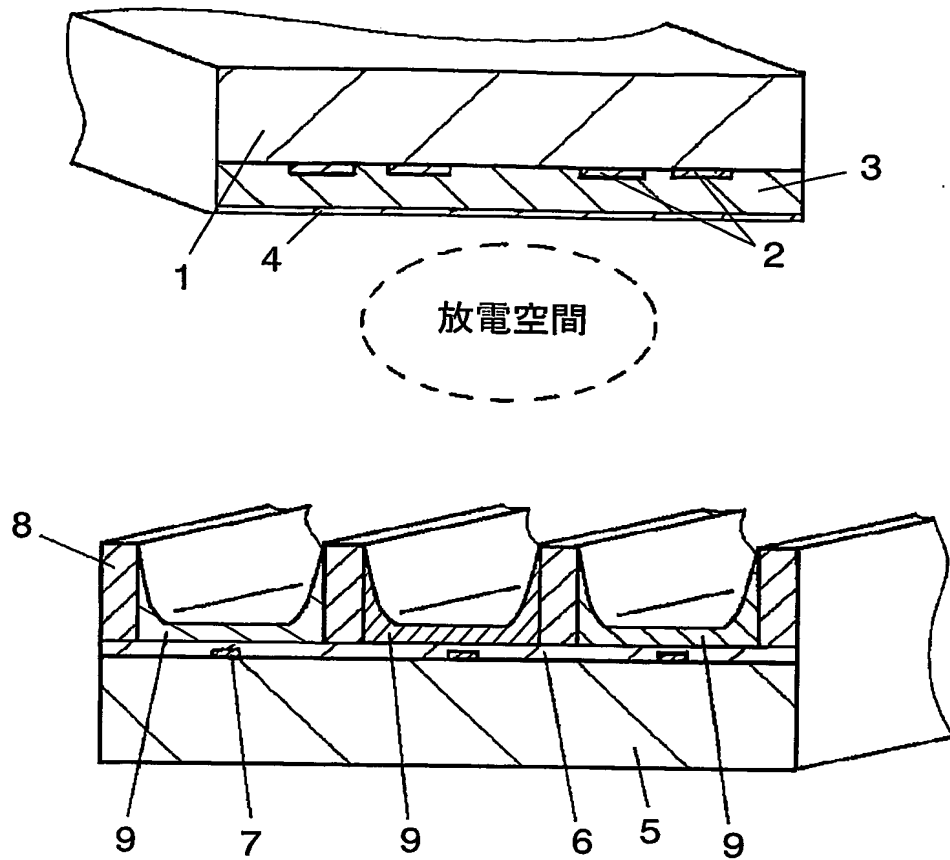


FIG. 9

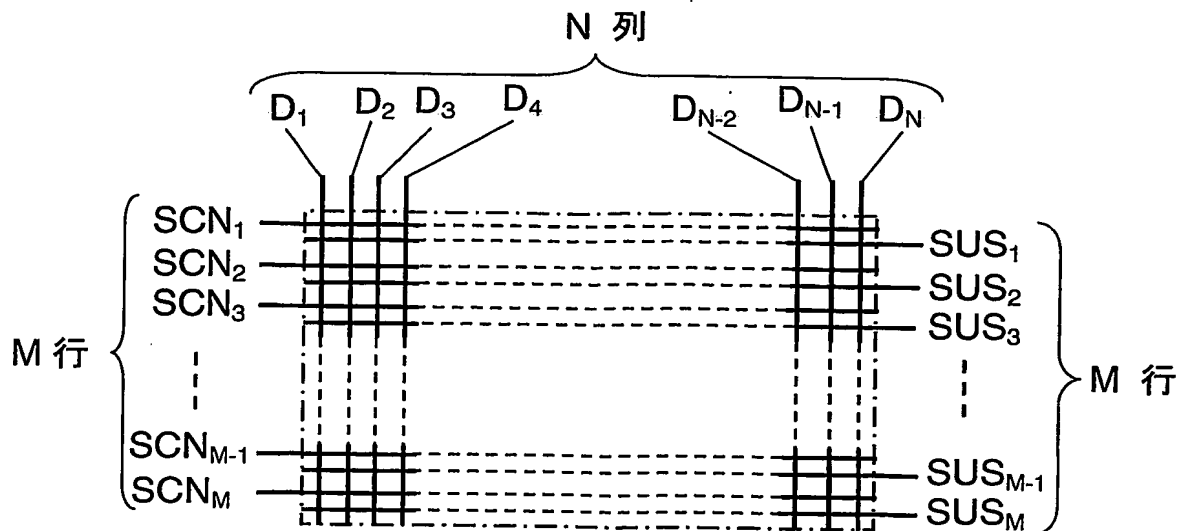
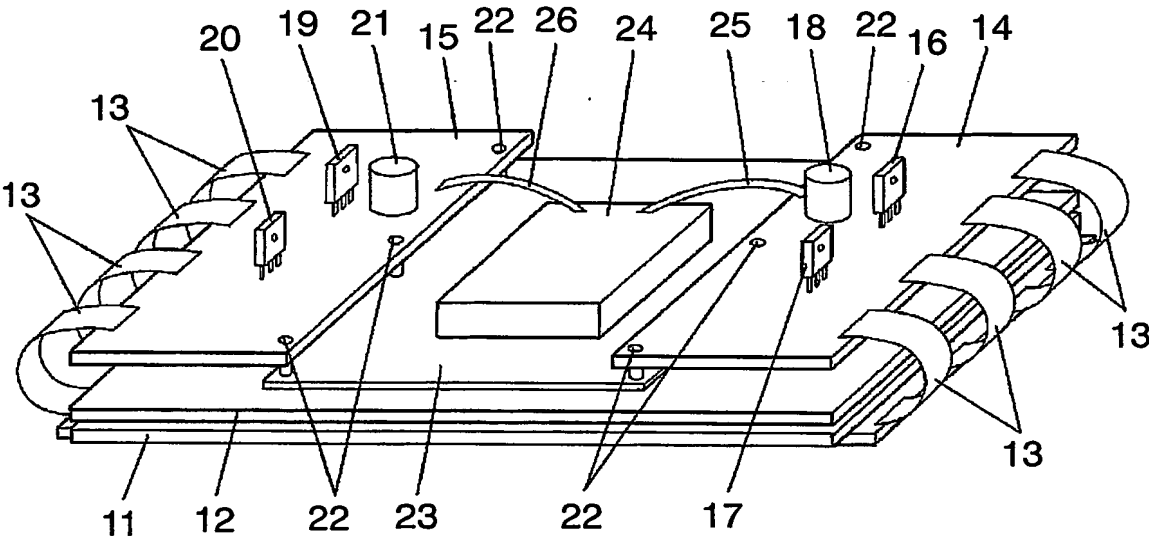
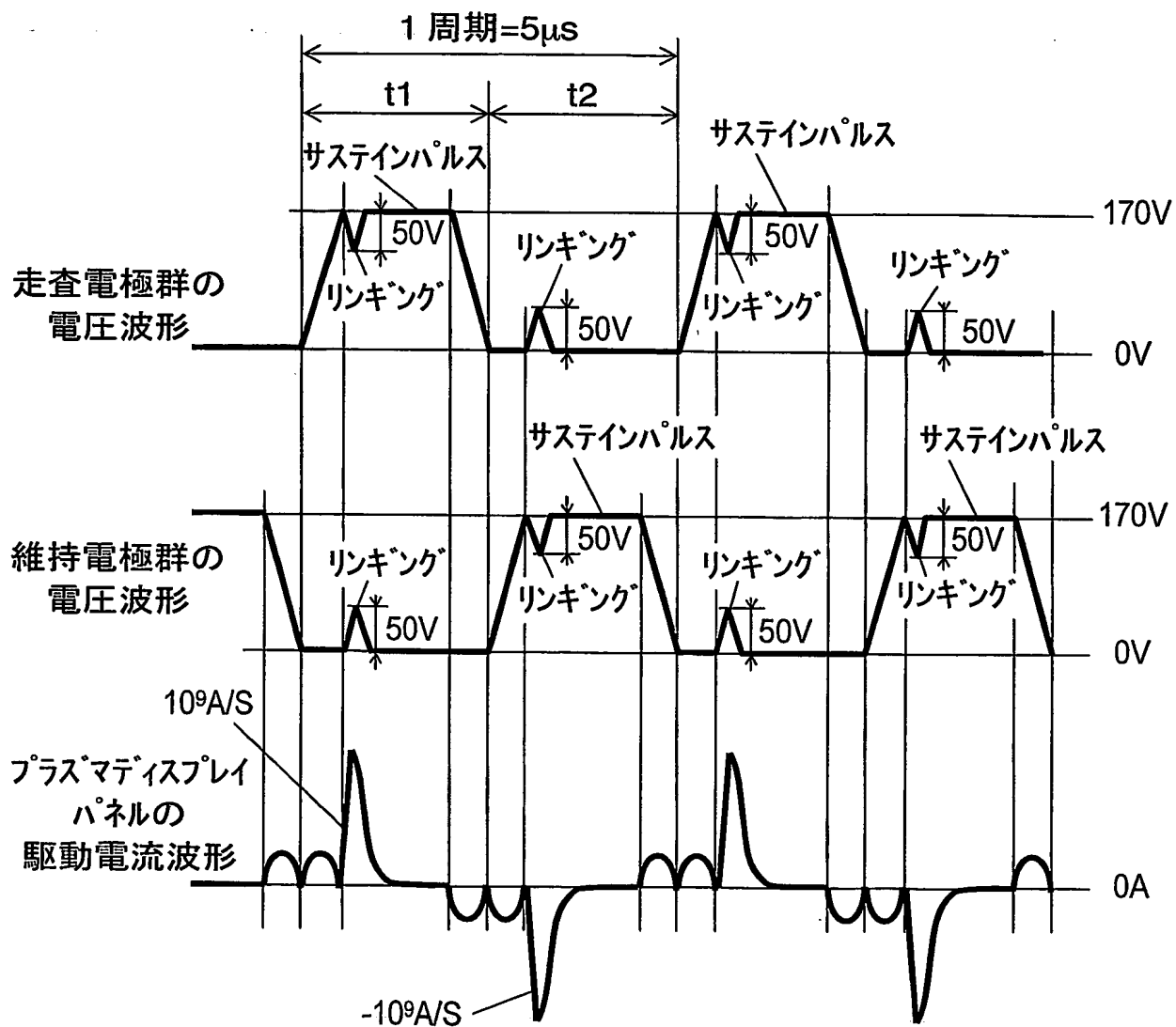


FIG. 10



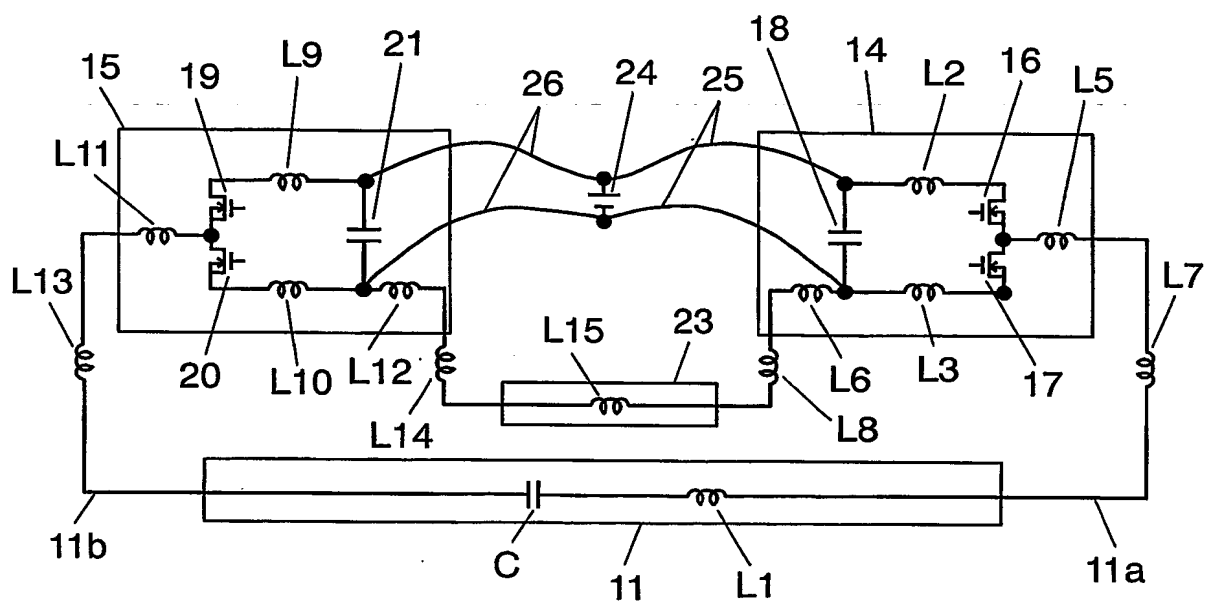
9/11

FIG. 11



10/11

FIG. 12



図面の参照符号の一覧表

- 11 パネル
- 31 シャーシ部材
- 32、33 サステイン回路基板
- 35、53 フレキシブル接続基板
- 36、37、38、39 スイッチング素子
- 40、41 平滑コンデンサ
- 42、43、44、45、46、47、48、49 配線パターン

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/006072

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G09G3/28, H01G4/12, H01L25/07

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G09G3/28, H01G4/12, H01L25/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-272944 A (NEC Corp.), 05 October, 2001 (05.10.01), Par. Nos. [0010], [0037], [0086] (Family: none)	1-5
Y	JP 2002-261448 A (NGK Spark Plug Co., Ltd.), 13 September, 2002 (13.09.02), Par. Nos. [0023], [0041] & JP 2002-246759 A & US 2002/86561 A1 & US 2002/159243 A1	1-5
Y	JP 2002-26246 A (Toshiba Corp.), 25 January, 2002 (25.01.02), Par. No. [0036] (Family: none)	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
28 June, 2004 (28.06.04)

Date of mailing of the international search report
13 July, 2004 (13.07.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/006072

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-326536 A (Kyocera Corp.), 12 December, 1995 (12.12.95), Par. Nos. [0008] to [0009] (Family: none)	1-5

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ G09G3/28、H01G4/12、H01L25/07		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ G09G3/28、H01G4/12、H01L25/07		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2004年 日本国登録実用新案公報 1994-2004年 日本国実用新案登録公報 1996-2004年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-272944 A (日本電気株式会社) 2001. 10. 05、段落番号10、37、86 (ファミリー無し)	1-5
Y	JP 2002-261448 A (日本特殊陶業株式会社) 2002. 09. 13、段落番号23、41 & JP 2002-246759 A & US 2002/86561 A1 & US 2002/159243 A1	1-5
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	28. 06. 2004	国際調査報告の発送日
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 鈴野 幹夫 電話番号 03-3581-1101 内線 6489

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-26246 A (株式会社東芝) 2002. 01. 25、段落番号36 (ファミリー無し)	1-5
Y	JP 7-326536 A (京セラ株式会社) 1995. 12. 12、段落番号8-9 (ファミリー無し)	1-5